

## DESARROLLO DE UN SISTEMA DE TOMA DE DATOS PARA

### SISTEMAS SOLARES

C. Cadena<sup>+</sup>, R. Ashur\* y L. Saravia\*\*

INENCO<sup>#</sup>, Universidad Nacional de Salta  
Buenos Aires 177 - 4400 Salta

#### Resumen

Se describe un sistema de captación de datos de bajo costo desarrollado a partir de un microcomputador AIM 65 de propósitos generales. Se destaca en este dispositivo la interacción del lenguaje de máquina propio del microprocesador, usado para las rutinas de manejo de periféricos y un lenguaje de alto nivel (BASIC) para el procesamiento de la información tomada.

#### Introducción

La captación y el procesamiento de la información en ensayos de sistemas solares es un problema que si bien en primera instancia puede parecer simple, resulta a la larga complejo y costoso. La cantidad de sensores que habitualmente se instalan, la disparidad de información que nos proveen y la relativa lentitud de ese cambio de información en el tiempo son las características resaltantes de estos ensayos.

Un sistema automático de captación de datos debe ser versátil en su programación, confiable, expandible en formato, con una aceptable cantidad de canales de entrada y con la capacidad de almacenar datos y visualizarlos cuando se lo desee.

Se describe aquí un sistema que posee estas características a un precio razonable. El usuario puede fijar el número de canales a usar y el intervalo de tiempo entre lecturas, que puede variar de un modo continuo hasta intervalo de 5 horas.

El módulo específico de adquisición de datos se realiza con un sistema microprocesador 6502 (Rockwell) en lenguaje de máquina, en tanto el rescate y pro-

cesamiento de las lecturas se realiza a través de un lenguaje superior, BASIC, obteniéndose con esto gran facilidad de programación. Por ejemplo, la posibilidad de relacionar las lecturas hace factible, para el caso de mediciones de temperatura con termocuplas, la corrección por software de la temperatura sensada con respecto al borne de conexión, o de realizar promedios de lecturas.

La Fig. 1 muestra un esquema del sistema.

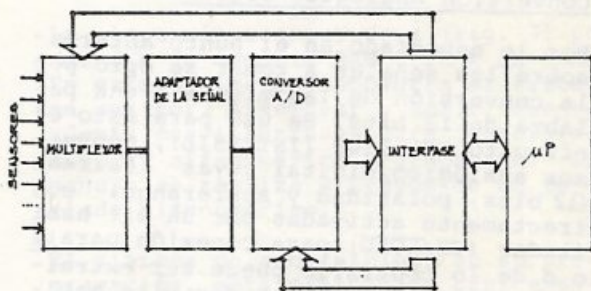


Fig. 1

tema. Los diferentes sensores sensores son multiplexados para entrar a un adaptador de señal, que realiza un filtrado y amplificación de la variable a medir. Esta señal analógica es convertida en una palabra digital para poder ser leída por el microprocesador. Este procesa la palabra y permite su visualización, grabación o impresión.

#### Sistema periférico

##### Adaptación de la señal y multiplexado

El conjunto de señales de entrada atraviesa el sistema de multiplexado en grupo de 16 canales. Estos multiplexores analógicos poseen una muy baja resistencia de "on", pero una elevada resistencia de "off", en un rango de frecuencias de hasta varios MHz.

Estas llaves electrónicas son maneja-

+ Profesional del CONICET  
\* Becario del CONICET  
\*\* Investigador del CONICET  
# Instituto UNSa.-CONICET



das por el microprocesador a través de la VIA.

A la salida del sistema de multiplexado se encuentran el preamplificador y propiamente dicho en un solo bloque.

El amplificador emplea un circuito que incluye al LM 321 y al LM 308 que poseen valores de deriva, polarización, rechazo de modo común, y rechazo al zumbido de fuente de por lo menos 20 veces un operacional común. Valores de rechazo de orden de 120 db, deriva de 1 u v/°C y corrientes de polarización del orden de 10 nA son fácilmente obtenibles con este circuito.

La ganancia de la etapa es programable en forma manual y varía según el tipo de señal, entre la unidad y las 100 veces. Debido a esto el sistema admite una gran variedad de amplitud de señales de entrada, desde el voltio, hasta algunos micro voltios, como sería el caso de las termocuplas.

#### Conversión Analógico-Digital

Por lo enunciado en el punto anterior sobre las señales a tomar se optó por la conversión de las mismas a una palabra de 12 bits. Se usó para esto el circuito ICL 7109 (INTERSIL), convertidor analógico/digital cuyas salidas (12 bits, polaridad y sobrerango) son directamente activadas por un bit habilitador (CE/LOAD) para conexión paralela o de lo contrario puede ser extraídas secuencialmente con dos bits habilitadores (LBEN, NBEN). Posee modos de diálogo para periféricos de microprocesadores. El método de conversión es de doble rampa, brindando características de bajo ruido y exactitud.

En la Fig. 2 se presenta un esquema del convertidor con las entradas y salidas usadas en esta aplicación, mientras en la Fig. 3 el diagrama de tiempos explicando el proceso de conversión.

Se observa que la entrada RUN/HOLD or-

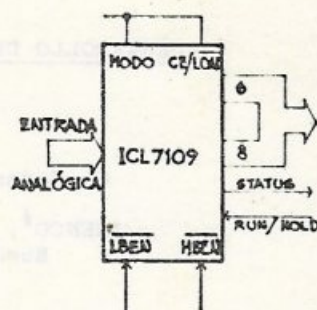


Fig. 2

dena la conversión, que toma como máximo 8192 períodos de reloj. La salida STATUS indica con estado alto que el sistema está convirtiendo. Cuando es detectado el cruce por cero de la rampa un cerrojo interno se abre al igual que la salida STATUS cambia a estado bajo, para indicar que el dato está disponible. El diagrama de tiempos para la lectura de la palabra se muestra en la Fig. 4.

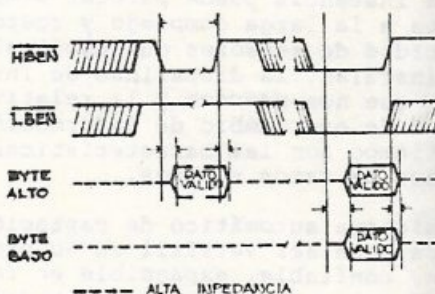


Fig. 4

Estas líneas de control y datos ingresan a través de una interfase al microprocesador donde se realiza por programa las secuencias necesarias para realizar la toma de datos.

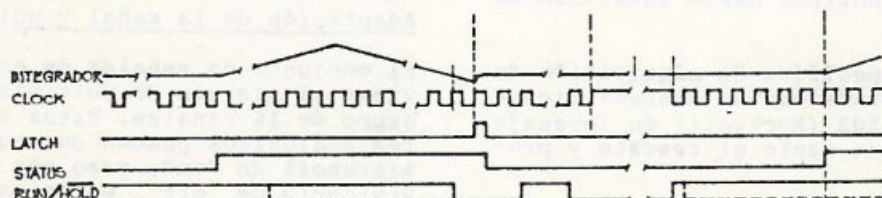


Fig. 3



## Captación del dato

### Interfase

La interfase usada es un Adaptador Universal Versátil (VIA) R 6522. Está constituido por los elementos siguientes:

- Los canales de 8 líneas cada uno, denominados puerta A (PA) y puerta B (PB). Cada una de las líneas puede programarse individualmente como entrada o salida.
- Cuatro líneas de control y estado, dos por cada puerta.
- Un registro de desplazamiento (SR) de 8 bits, destinado a la conversión paralelo serie y viceversa.
- Dos contadores/temporizadores (timer) de 16 bits.
- Lógica de interrupciones con sus respectivos enmascaramientos.

La Fig. 5 muestra un esquema resumido

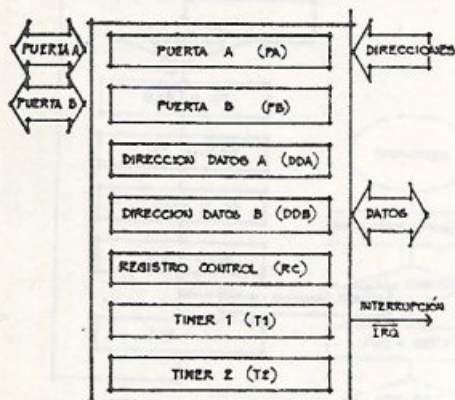


Fig. 5

de la VIA con los registros, entradas y salidas usados para esta aplicación. Con los registros DDA ("dirección de datos A") y DDb ("dirección de datos B") se realiza la programación del sentido (entrada/salida) de cada línea de PA y PB respectivamente. Los temporizadores 1 y 2 se programan mediante un registro de control.

La Fig. 6 muestra la relación de la VIA con los periféricos. La puerta A se destina a la lectura de datos en tanto la puerta B es usada para controlar el conversor y multiplexor.

En lo que respecta a la relación de la VIA con el microprocesador, a cada registro de la misma le corresponde un

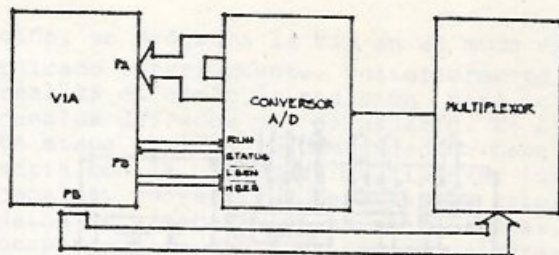


Fig. 6

lugar en el mapa de memoria del uP. En total el adaptador necesita 16 direcciones. El intercambio de información entre el microprocesador y la VIA se realiza a través del canal de datos (bus) de 8 líneas.

El dispositivo posee una salida de interrupción ( $IRQ$ ) que, para este caso particular, genera una interrupción cuando los contadores llegan a un valor determinado.

### Microprocesador

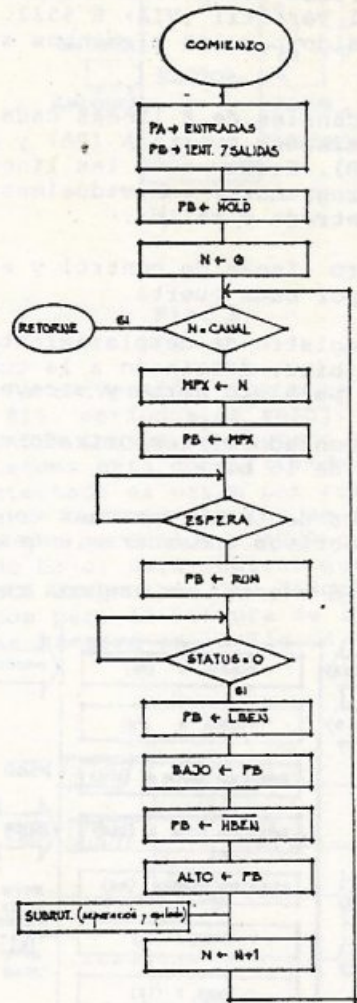
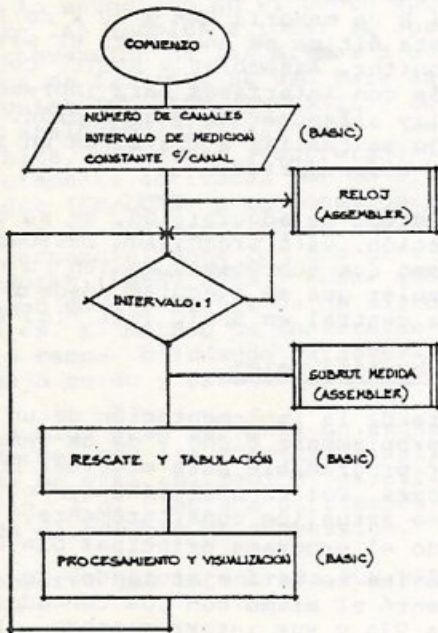
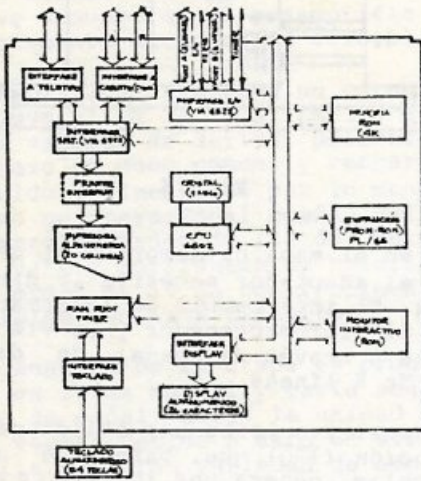
La placa microcomputadora (Fig. 7) posee 4 k de memoria RAM y 20 k de ROM. En esta última se encuentra el sistema Monitor, Assembler y BASIC. Cuenta además con interfases para impresora, display alfanumérico y grabación. El manejo se realiza a través de un teclado alfanumérico.

El sistema de adquisición, en su programación, está organizado básicamente como dos subrutinas en lenguaje Assembler que se ejecutan desde un programa central en BASIC (ver Fig. 8).

#### a) Subrutina reloj

Consta de la implementación de un reloj propiamente dicho y de un temporizador programable para efectuar las mediciones. Por la necesidad que el reloj se actualice constantemente, aún cuando el programa principal o la otra subrutina se está ejecutando, se implementó el mismo con los contadores de la VIA y sus interrupciones. Esto es, el contador realiza una cuenta de terminada en sus timers generando una interrupción cuando la cuenta es completa. El microprocesador salva los registros con que está operando y atiende la interrupción, ejecutando una rutina de actualización del reloj. Esto se realiza cada 50 milisegundos. Finalizada esta rutina el uP recupera los registros salvados y sigue operando. Las instrucciones finales de la rutina de ac





tualización mencionada disponen los timers para una nueva cuenta de manera tal que el ciclo se repite. La Fig. 9 muestra un diagrama de esta rutina.

En lo que respecta al temporizador para el intervalo entre mediciones se implementó con un contador. Este se incrementa con los minutos transcurridos comparándose con el intervalo establecido por el usuario. Cuando la condición de igualdad es satisfecha se "avisa" al programa central para ejecutar la subrutina de medición.

b) Subrutina Medida

Es la encargada de controlar el periférico de medición.

En una primera etapa, la inicializa--

ción, se programa la VIA en el modo explicado anteriormente. Posteriormente, realiza el ciclo de medición para los canales deseados por el usuario. En esta etapa realiza la comunicación necesaria con la VIA para multiplexar los canales, convertir y leer datos. Estos datos se almacenan en un stack (pila), ocupando cada uno 4 bytes. Un diagrama de esta rutina se presenta en la Fig. 10.

Programa LOGER

Este programa, desarrollado en BASIC, establece el contacto con el usuario y realiza el procesamiento de la información tomada.

En una primera parte, solicita al usua

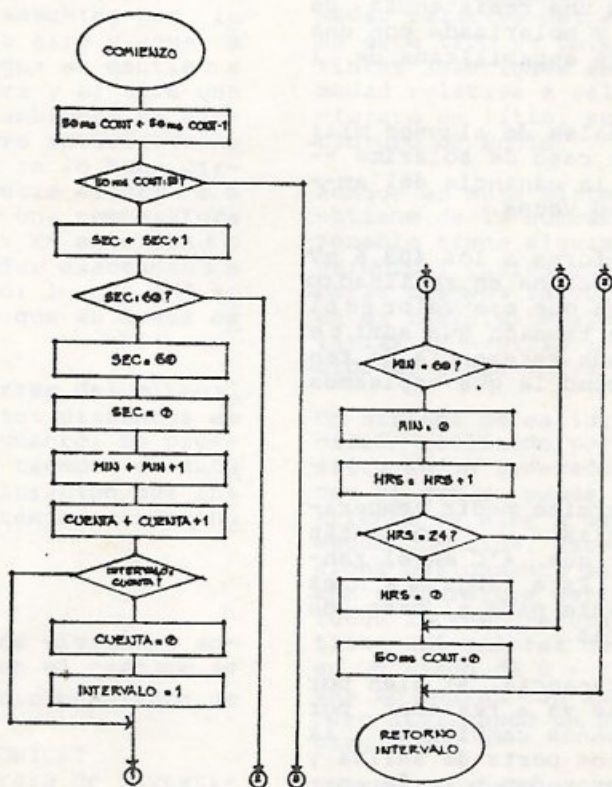


Fig. 10



rio el número de canales, intervalo de medición y constantes que afectarán a cada medición. Posteriormente ejecuta la subrutina Reloj. El sistema aquí entra en espera de la señal dada por el temporizador para iniciar la conversión. Una vez leídos los canales deseados rescata esta información de los cuatro lugares de memoria que ocupa cada una y la procesa con las constantes introducidas almacenándolas en un vector.

La segunda parte, concluye con el procesamiento de los datos contenidos en el vector. Esta sección es adaptable a los requerimientos del usuario ya que los datos pueden ser trabajados en el mismo programa, grabados en cinta o impresos.

### Ensayos preliminares

El equipo ha sido ensayado en laboratorio con una gran variedad de señales analógicas que van desde el  $1 \mu\text{V}$  hasta los 4 voltios.

Para el caso de termocuplas el amplificador gana 100 veces, y el multiplexor emplea uno de sus canales para tomar por allí la temperatura de la bornera. Esta es medida con una resistencia de platino de 100  $\Omega$  y polarizada con una fuente de corriente estabilizada de 1 mA.

Trabajando con señales de algunos milivoltios, tal es el caso de solarímetros por ejemplo, la ganancia del amplificador es de 10 veces.

Para señales superiores a los 409,6 mV el amplificador funciona en realidad como un atenuador, ya que ese valor es el límite superior de tensión que admite el conversor con una referencia de tensión de 204,8 mV como la que empleamos en nuestro caso.

### Conclusiones

Este datalogger permite medir temperaturas con termocuplas constantán con un error menor que  $0.4^\circ\text{C}$  en el rango de  $-20$  a  $120^\circ\text{C}$ . Este rango es a nuestro juicio suficiente para el caso de los sistemas solares.

El control de la ganancia, si bien por ahora es manual, se va a realizar por programa, con pequeños cambios en la configuración de los ports de salida, que ya han sido ensayados y serán empleados a la brevedad. También están en la etapa de desarrollo interfaces para realizar control, como es el caso de

apertura y cierre de compuertas, válvulas, arranque de pequeños motores, etc.